



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **60086885 A**(43) Date of publication of application: **16.05.85**

(51) Int. Cl.

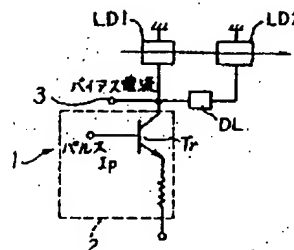
**H01S 3/096****H04B 9/00**(21) Application number: **58195572**(71) Applicant: **FUJITSU LTD**(22) Date of filing: **19.10.83**(72) Inventor: **OKADA KIMIYOSHI  
ONISHI MASARU  
MORI MASAKAZU****(54) PULSE MODULATION SYSTEM FOR SEMICONDUCTOR LASER****(57) Abstract:**

**PURPOSE:** To substantially eliminate the oscillation delay time of a laser of the other side of two lasers by a method wherein the two lasers, each having the same characteristics, are disposed in such a way that the optical axis thereof are made coincide with each other, and the laser of the other side of the two lasers, which is pre-excited by performing a luminous injection from the laser of one side, is impressed modulated pulse when the oscillating time thereof comes nearer.

**CONSTITUTION:** Semiconductor lasers LD1 and LD2, each having the same characteristics, are disposed in such a way that the optical axes thereof are made to coincide with each other. The LD1 is directly connected to a pulse current supply source 1, while the LD2 is connected to the pulse current supply source 1 through a delay circuit DL. When pulse  $I_p$  is supplied to the driving pulse source 2 of the current supply source 1, the LD1 is made to drive, optical pulse is generated, the optical pulse is injected in the LD2 and the LD2 is made to pre-excited. On the other hand, pulse current, which makes the LD1 drive, is made to delay the drive of the LD1 by the delay circuit DL for a time equivalent to the oscillation delay time component or thereabouts of

the LD2 and the LD2 is made to drive. Accordingly, the rise of optical pulse of the LD2 is quickened. As a result, it becomes possible to perform the pulse modulation at higher speed.

COPYRIGHT: (C)1985,JPO&amp;Japio



# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 60-086885

(43)Date of publication of application : 16.05.1985

(51)Int.Cl.

H01S 3/096  
H04B 9/00

(21)Application number : 58-195572

(71)Applicant : FUJITSU LTD

(22)Date of filing : 19.10.1983

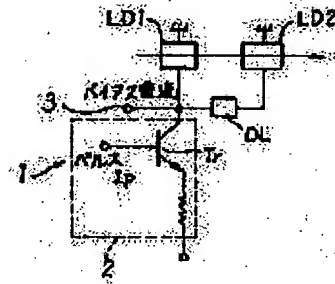
(72)Inventor : OKADA KIMIYOSHI  
ONISHI MASARU  
MORI MASAKAZU

## (54) PULSE MODULATION SYSTEM FOR SEMICONDUCTOR LASER

### (57)Abstract:

**PURPOSE:** To substantially eliminate the oscillation delay time of a laser of the other side of two lasers by a method wherein the two lasers, each having the same characteristics, are disposed in such a way that the optical axis thereof are made coincide with each other, and the laser of the other side of the two lasers, which is pre-excited by performing a luminous injection from the laser of one side, is impressed modulated pulse when the oscillating time thereof comes nearer.

**CONSTITUTION:** Semiconductor lasers LD1 and LD2, each having the same characteristics, are disposed in such a way that the optical axes thereof are made to coincide with each other. The LD1 is directly connected to a pulse current supply source 1, while the LD2 is connected to the pulse current supply source 1 through a delay circuit DL. When pulse  $I_p$  is supplied to the driving pulse source 2 of the current supply source 1, the LD1 is made to drive, optical pulse is generated, the optical pulse is injected in the LD2 and the LD2 is made to pre-excited. On the other hand, pulse current, which makes the LD1 drive, is made to delay the drive of the LD1 by the delay circuit DL for a time equivalent to the oscillation delay time component or thereabouts of the LD2 and the LD2 is made to drive. Accordingly, the rise of optical pulse of the LD2 is quickened. As a result, it becomes possible to perform the pulse modulation at higher speed.



---

## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑨ 日本国特許庁 (J P)

⑩ 特許出願公開

③ 公開特許公報 (A) 昭60-86885

⑪ Int. Cl.

識別記号

庁内整理番号

⑫ 公開 昭和60年(1985)5月16日

H 01 S 3/096  
H 04 B 9/00

7377-5F  
6538-5K

審査請求 未請求 発明の数 1 (全3頁)

⑬ 発明の名称 半導体レーザのパルス変調方式

⑭ 特 願 昭58-195572

⑮ 出 願 昭58(1983)10月19日

⑯ 発 明 者 岡 田 公 芳 川崎市中原区上小田中1015番地 富士通株式会社内  
⑰ 発 明 者 大 西 賢 川崎市中原区上小田中1015番地 富士通株式会社内  
⑱ 発 明 者 森 正 和 川崎市中原区上小田中1015番地 富士通株式会社内  
⑲ 出 願 人 富 士 通 株 式 会 社 川崎市中原区上小田中1015番地  
⑳ 代 理 人 弁 理 士 松 岡 宏 四 郎

明 細 書

1. 発明の名称

半導体レーザのパルス変調方式

2. 特許請求の範囲

同一特性の2個の半導体レーザをそれらの光軸を一致させて配置し、一方の半導体レーザからの光注入によって予偏励起された他方の半導体レーザが共振領域近くに至る時刻に上記他方の半導体レーザに変調パルスを印加するようにしたことを特徴とする半導体レーザのパルス変調方式。

3. 発明の詳細な説明

の発明の技術分野

本発明は半導体レーザのパルス変調方式に係り、特に2個の半導体レーザの結合及びそれらの駆動に工夫を凝らして発振遅延時間の影響を実質的に除去した半導体レーザのパルス変調方式に関する。

の技術的背景

光パルス信号を送信する場合に、その発生時にパルス変調を施されることがある。このようなパルス変調を行なう場合に光パルス信号の発振遅延

時間(立ち上がりジッタ)及び立ち上がり時間が可能な限り小さく、又パルス変調に供される電気パルス列によって光パルス信号が左右されないことが望ましい。このような特性は高速パルス変調において一層強く要求される。

しかしながら、従来の光パルス変調回路は上述のような要求を十分に満たし得るものはないので、そのような要求を可能な限り満たし得る技術手段の開発がパルス変調の高速化に伴って強く要望されるに至っている。

の従来技術と問題点

従来のレーザパルス変調回路には、第1図に示すものがある。この回路では、その光出力信号が次式、即ち

$$I = I_0 \cdot \exp \left( \frac{1 - I_0}{1 - I_0 + I_p} \right)$$

(但し、上式で、 $I_0$ はキャリアのライフタイム、 $I_0$ はレーザダイオードLDのしきい値電流、 $I_p$ はバイアス電流、 $I$ はLDの駆動電流( $1 - I_0 + I_p$ )である。)

で示されるような発振遅延時間 $\tau_d$ だけ遅れて発生される(第2図参照)という不具合がある。

そのため、第1図のLDを第3図に示すようなパルス列で駆動しようとすると、パルス“1”の前のパルスが“0”であるか“1”であるかによって光出力パルス幅が変化してしまう。即ち、“1”の前のパルスが“0”の場合には発振遅延が生じ易いが、前のパルスが“1”の場合にはそのパルスによりLDが発振領域まで励起されているから発振遅延時間が少なくなる。従って、光出力のパルス幅は最初の“1”パルスでは小さく、次のパルスから正常な値になり、パルス列に立ち上がりジッタが生ずる。これは光パルス伝送における回路の劣化要因となる。

このような不具合はパルス変調の高速度化が進めば進むほど顕著に現われる。

そのような不具合の原因たる発振遅延時間は $1/\omega$ とすることにより除き得る反面、“0”パルスにおいてもレーザ光が出力されることになるから消光比(光出力のオン・オフ比)が悪化して

しまうという不都合がある。

#### (1)発振の目的

本発明は上述したような従来の回路方式の有する欠点に鑑みて創案されたもので、その目的は発振遅延時間が実質的に現われない半導体レーザのパルス変調方式を提供することにある。

#### (2)発振の構成

そして、この目的達成のため、本発明方式は同一特性の2個の半導体レーザをそれらの光軸を一致させて配列し、一方の半導体レーザからの光注入によって予備励起される他方の半導体レーザが発振領域近くになる時刻に上記他方の半導体レーザに発振パルスを印加するようにしたものである。

#### (3)発振の実施例

以下、添付図面を参照しながら本発明の実施例を説明する。

第4図は本発明の第1の実施例を示す。この図において、LD1、LD2は同一特性を有し、光軸を一致させて配列された半導体レーザである。LD1はパルス電流供給源1へ接続され、LD2

は遅延回路DLを介してパルス電流供給源1へ接続されている。パルス電流供給源1は駆動パルス源2とバイアス電流源3とから成る。

次に、第4図回路の動作を説明する。

第5図の(5-1)に示すようなパルスIPが駆動パルス源2のトランジスタTrのベースへ供給されると、半導体レーザLD1が第5図の(5-2)に示すようなパルス電流によって駆動され、そこから第5図の(5-4)に示すような光パルスが発生され、この光パルスがLD2へ注入されてこれに予備励起する。

一方、LD1を駆動するパルス電流は遅延回路DLによってLD1の発振遅延時間分( $1/\omega$ )程度遅延されて(第5図の(5-3)参照)LD2を駆動するようになる。換言すれば、上述のようにして予備励起されて発振領域近くまで達した時刻にLD2は遅延されたパルス電流によって駆動され、第5図の(5-5)に示されるような光パルスを発生する。

その光パルスの立ち上がりは速く、LD2の発

振遅延時間を極めて小さくすることが出来る。

又、このような動作を生ぜしめ得るから、Trのベースへ供給されるパルス列を構成する“1”及び“0”の現われ方、即ち“1”の前に“0”が現われる場合であっても“1”が現われる場合であってもそれに左右されることはなくなり、立ち上がりジッタを小さくすることが出来る。従って、高速パルス変調が可能になる。

第6図は本発明の第2の実施例を示し、この実施例はLD1及びLD2別にトランジスタTr1及びTr2を設け、Tr2のオンへのスイッチングをTr1のオンへのスイッチングよりも上述と同様の遅延回路DLにより遅らせて構成した点に第1の実施例と相違するだけで、本発明の要旨は何ら変わるところはない。

なお、上記実施例における遅延回路は電氣的平段だけでなく、光學的平段例えば光路差を利用したものにて代替してもよい。

#### (4)発明の効果

以上述べたように、本発明によれば、

①発光遅延時間を実質的に排除し、

②レーザを駆動するパルス列によって光出力パルスに入ってしまった立ち上がりジョクを除去し得て、

③高速パルス変調を可能にする、

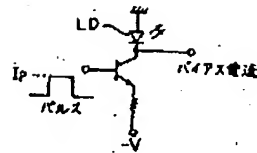
等の効果が得られる。

#### 4. 図面の簡単な説明

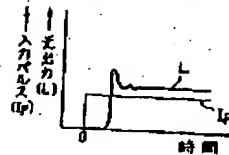
第1図は従来の回路例を示す図、第2図及び第3図は第1図回路の動作上の欠点を説明するための図、第4図は本発明の第1の実施例を示す図、第5図は第4図実施例を説明するための各種波形図、第6図は本発明の第2の実施例を示す図である。

図中、LD1、LD2は半導体レーザ、Iはパルス電流供給源、DLは遅延回路である。

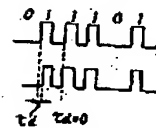
第1図



第2図

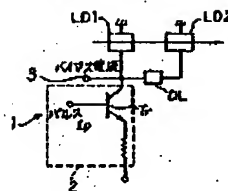


第3図

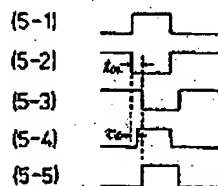


特許出願人 富士通株式会社  
代理人 弁理士 松岡 幸四郎

第4図



第5図



第6図

